

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-124389

(43)Date of publication of application : 25.04.2003

(51)Int.Cl.

H01L 23/12
H01L 21/3205
H01L 21/56
H01L 21/60
H01L 23/28

(21)Application number : 2001-313135

(71)Applicant : FUJIKURA LTD

(22)Date of filing : 10.10.2001

(72)Inventor : INOUE TOSHIAKI
INABA MASATOSHI
SUZUKI TAKANAO
ITO TOSHIHIKO
SADAKATA NOBUYUKI

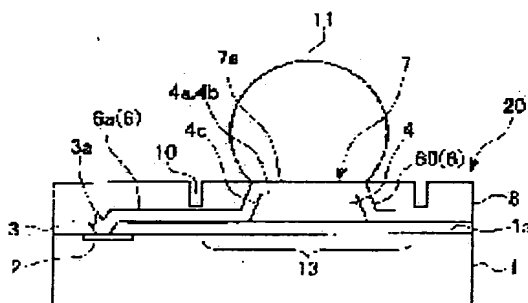
(54) SEMICONDUCTOR PACKAGE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a technology for surely preventing the possibility of an exfoliation or a resistance increase when the bonding strength of a solder bump formed on the terminal of a metal post or the like is lacked with respect to stress operated in the case of connection to a circuit board or the like, in a semiconductor package or semiconductor device such as wafer level CSP (Chip Size/Scale Package) not to use a wiring board (interposer).

SOLUTION: A semiconductor package 20 is provided while adopting a post 7 of a configuration in which stress can be diffused and absorbed by the deformation performance of a resin projection 4 by coating/forming the resin projection 4 with a conductive layer 60.

Further, the deformation of the post 7 is prevented from being restricted by forming a recess such as a groove 10 closely to the post 7 on a sealing resin layer 8 for sealing the surface of a wafer 1 while including the side face of the post 7.



LEGAL STATUS

[Date of request for examination] 03.06.2004

[Date of sending the examiner's decision of rejection] 30.05.2006

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開 2003-124389

(P2003-124389A)

(43) 公開日 平成15年4月25日 (2003. 4. 25)

(51) Int. Cl. ⁷	識別記号	F I	テームコード (参考)
H01L	23/12	501	P 4M109
	21/3205		R 5F033
	21/56		J 5F061
	21/60	21/92	602 J
	23/28		602 K
審査請求	未請求	請求項の数 4	OL (全10頁) 最終頁に続く

(21) 出願番号 特願2001-313135 (P2001-313135)

(22) 出願日 平成13年10月10日 (2001. 10. 10)

(71) 出願人 000005186

株式会社フジクラ

東京都江東区木場1丁目5番1号

(72) 発明者 井上 俊明

千葉県佐倉市六崎1440番地 株式会社フジクラ佐倉事業所内

(72) 発明者 稲葉 正俊

千葉県佐倉市六崎1440番地 株式会社フジクラ佐倉事業所内

(74) 代理人 100064908

弁理士 志賀 正武 (外3名)

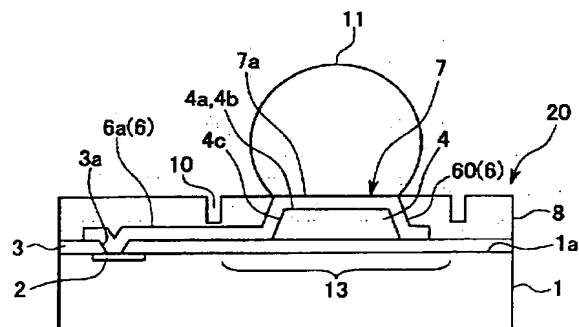
最終頁に続く

(54) 【発明の名称】 半導体パッケージ

(57) 【要約】

【課題】 配線基板 (インタポーザ) を使用しないウェハレベルCSP (ChipSize/Scale Package) 等の半導体パッケージ、半導体装置にあっては、メタルポスト等の端子に形成された半田バンプの接合強度が、回路基板等に接続する際に作用する応力に対して不足すると、剥離、抵抗増大等を生じる可能性があるため、これを確実に防止できる技術の開発が求められていた。

【解決手段】 樹脂製突部4に導電層60を被覆形成することで、樹脂製突部4の変形性能により応力を分散、吸収できる構成のポスト7を採用し、さらに、ポスト7の側面を含めてウェハ1上を封止する封止樹脂層8にはポスト7近傍に溝10等の凹部を形成してポスト7の変形を拘束させないようにした半導体パッケージ20を提供する。



【特許請求の範囲】

【請求項1】 電極(2)が設けられたウェハ(1)上に形成された絶縁層(3)と、この絶縁層の前記電極に整合する領域に形成された開口部(3a)を介して前記電極に接続された再配線層(6a)と、前記絶縁層上に形成され頂部(7a)に半田バンプ(11)が形成されたポスト(7、71、72)と、前記ウェハ、前記絶縁層、前記再配線層及び前記ポストの側面を封止する封止樹脂層(8)とを有し、

前記ポストは、前記絶縁層上に形成された樹脂製突部(4)と、この樹脂製突部の頂部(4a)を含む領域を被覆して前記再配線層と前記半田バンプとに接続された導電層(60)とを有し、

前記封止樹脂層には前記ポストの近傍に溝(10、10a~10c)又は孔(14)である凹部が形成されていることを特徴とする半導体パッケージ(20、30)。

【請求項2】 ポスト近傍の封止樹脂層に形成された前記凹部によって、前記ポストに変形容易な方向性が与えられていることを特徴とする請求項1記載の半導体パッケージ。

【請求項3】 前記ウェハ上に、変形容易な方向性が与えられた前記ポストが複数設けられ、これらポストの変形容易な方向が、各ポストに予想される応力の作用方向にほぼ一致されていることを特徴とする請求項2記載の半導体パッケージ。

【請求項4】 前記ウェハ上に複数突設されたポストの変形容易な方向が、これらポストが突設された領域の中央部から放射状の向きにほぼ一致されていることを特徴とする請求項3記載の半導体パッケージ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、配線基板(インタポーザ)を使用しないウェハレベルCSP(ChipSize/Scale Package)等の半導体パッケージおよび半導体パッケージの製造方法に係り、特に、接続時にポストに働く応力の影響を緩和して信頼性を向上できる半導体パッケージに関するものである。

【0002】

【従来の技術】近年、半導体装置の小型化が促進されており、これに伴ってそのパッケージの小型化が注目されている。例えば、日経マイクロデバイス1998年8月号及び1999年2月号等に種々の半導体パッケージが提案されている。その中でも、特にCSPと呼ばれる半導体パッケージによるウェハレベルCSPは、パッケージの小型化及びコストの低減に高い効果を示す。このCSPは、ウェハごと樹脂封止されたパッケージである。図10は従来のCSPの構成を示す断面図である。なお、図10は回路基板へ搭載される状態を示しており、以下の説明では図10とは上下関係が逆になっている。

【0003】従来のCSPにおいては、ウェハ51上に

複数個のAlパッド52が形成されている。また、ウェハ51の全面にAlパッド52を覆うSiN層53及びポリイミド層54が形成されている。SiN層53及びポリイミド層54には、その表面からAlパッド52まで達するビアホールが形成されている。そして、ビアホール内に導体層55が埋め込まれている。更に、ポリイミド層54上には、導体層55に接続された再配線層56が形成されている。再配線層56は、例えばCuからなる。そして、ポリイミド層54の全面に再配線層56を覆う封止樹脂層57が設けられている。封止樹脂層57の内部には、その表面から再配線層56まで達するメタルポストとしてCuポスト58が形成されている。Cuポスト58上には、バリアメタル層59が形成されており、このバリアメタル層59上に半田等の溶ダボール60が形成されている。

【0004】次に、上述のような従来のCSPの製造方法について説明する。図11(a)~(e)は従来のCSPの製造方法を工程順に示す断面図である。なお、図11(a)~(e)においては、再配線層及びポリイミド層等は省略している。まず、図11(a)に示すように、表面が平坦なウェハ61を準備する。そして、図11(b)に示すように、ウェハ61上に複数個のCuポスト等のメタルポスト62をめっきにより形成する。次いで、図11(c)に示すように、全てのメタルポスト62を覆うように樹脂封止を行い、樹脂封止層63を形成する。その後、図11(d)に示すように、封止樹脂層63の表面を研磨することにより、各メタルポスト62を露出させる。そして、図11(e)に示すように、メタルポスト62上に半田等の溶ダボール64を搭載する。このようにして、前述のようなCSPが形成される。このCSPは、その後、所定の大きさにダイジングされる。

【0005】

【発明が解決しようとする課題】ところで、一般に、半導体パッケージと回路基板等との熱膨張率は相違しているので、この熱膨張率の相違に基づく応力が半導体パッケージの端子(Cuポスト等のメタルポスト)に集中する。前述のようなCSPにおいても半田接続を用いるから、半導体パッケージと回路基板等との熱膨張率の相違に基づく応力が半導体パッケージの端子に集中しやすく、この端子に集中する応力による歪みが大きくなると、電極剥離、抵抗値の増大等の問題が生じてくる。また、図12に示すように、ウェハ61上に形成した複数のポスト62を回路基板等に接続する場合、半田バンプの数等による差異があるものの、概ね、ウェハ61の平面視中央部から周辺部に向かって放射状の方向(図12中矢印の方向)に応力が作用する傾向があり、ウェハ61の周縁部付近では、ポスト62に作用する応力の方向性がより顕著になる。このため、前述の電極剥離、抵抗値の増大等の問題も顕著になってくる。このような問題

を回避するには、例えば、半導体パッケージのウェハと基板とを直接接続せず、間に入れた緩衝部材を介して接続すること等により応力緩和を図っている。しかしながら、前記緩衝部材を利用した応力緩和では、半導体パッケージと回路基板とを接続した後の厚さ寸法が大きくなるし、構造の複雑化、コストの上昇等を回避できない。また、ポストを大型化（通常、回路基板等の接触部分の接触面積の大型化には限界があるから、高さの大型化になる）して、応力を分散、吸収することも考えられるが、これでは、目的の高さのメタルポストを形成するためのめっき時間が非常に長くなり、半導体パッケージの製造能率を低下させてしまうため、問題を解決できない。

【0006】本発明は、前述の課題に鑑みてなされたもので、封止樹脂層に形成された溝又は孔等である凹部によって、樹脂製突部を有するポスト（端子）の変形を容易し、このポストの変形によって、回路基板等の接続に伴う応力集中を効率良く緩和できる半導体パッケージを提供することを目的とする。

【0007】

【課題を解決するための手段】請求項1記載の半導体パッケージは、電極が設けられたウェハ上に形成された絶縁層と、この絶縁層の前記電極に整合する領域に形成された開口部を介して前記電極に接続された再配線層と、前記絶縁層上に形成され頂部に半田バンプが形成されたポストと、前記ウェハ、前記絶縁層、前記再配線層及び前記ポストの側面を封止する封止樹脂層とを有し、前記ポストは、前記絶縁層上に形成された樹脂製突部と、この樹脂製突部の頂部を含む領域を被覆して前記再配線層と前記半田バンプとに接続された導電層とを有し、前記封止樹脂層には前記ポストの近傍に溝又は孔である凹部が形成されていることを特徴とする。請求項2記載の発明は、請求項1記載の半導体パッケージにおいて、ポスト近傍の封止樹脂層に形成された前記凹部によって、前記ポストに変形容易な方向性が与えられていることを特徴とする。請求項3記載の発明は、請求項2記載の半導体パッケージにおいて、前記ウェハ上に、変形容易な方向性が与えられた前記ポストが複数設けられ、これらポストの変形容易な方向が、各ポストに予想される応力の作用方向にはば一致されていることを特徴とする。請求項4記載の発明は、請求項3記載の半導体パッケージにおいて、前記ウェハ上に複数突設されたポストの変形容易な方向が、これらポストが突設された領域の中央部から放射状の向きにはば一致されていることを特徴とする。

【0008】この発明では、回路基板等が接続されるポストが樹脂製突部に導電層を形成したものであり、しかも、ポストの側面も含めてウェハ上を封止する封止樹脂層のポストの周囲に形成した溝や孔によってポストが変形容易になっているため、回路基板等の接続時にボ

ストに発生した応力を樹脂製突部の変形（圧縮変形、曲げ）によって効率良く分散、吸収できる。この構成により、緩衝部材を設けたり、ポストを大型化すること無く、回路基板等の接続時に発生する応力を効率良く分散、吸収することができる。また、封止樹脂層のポスト近傍に形成した溝や孔等の凹部によって、ポストに変形容易な方向性を与えることで、ポストの変形による応力の分散、吸収性能を一層有効に機能させることが可能である（請求項2）。すなわち、この発明では、ポスト近傍にて封止樹脂層に形成する溝や孔等の凹部の寸法、形状、分布等によって、ポストに変形容易な方向性を簡単に与えることができる。ポストの変形容易な方向性を、ポストに作用する応力の方向（詳細には予想される応力の作用方向）とほぼ一致させることで、応力を効果的に分散、吸収できる。

【0009】

【発明の実施の形態】以下、本発明の実施の形態を図面を参照して説明する。図1は本発明に係る第1実施形態の半導体パッケージ20を示す断面図、図2は半導体パッケージ20のポスト7付近を拡大して示す平面図（但し、半田バンプ11を仮想線で示した）、図3は図1の半導体パッケージ20のポスト7を示す斜視図（封止樹脂層8を省いて図示）である。

【0010】図1～図3において、半導体パッケージ20は、電極2が設けられたウェハ1上に形成された絶縁層3と、この絶縁層3の前記電極2に整合する領域に形成された開口部3aと、この開口部3aを介して前記電極2に接続された導電層である再配線層6aと、前記ウェハ1、前記絶縁層3及び前記再配線層6aを封止する封止樹脂層8と、この封止樹脂層8を貫通し頂部7aに半田バンプ11が形成されたポスト7とを有している。ここでは、ウェハ1として、シリコンウェハを採用しており、以下「Siウェハ1」と称する場合がある。電極2としては、各種導電性材料が採用可能であるが、ここではアルミニウム製パッドを採用している。

【0011】前記ポスト7は、前記絶縁層3上に形成された樹脂製突部4と、この樹脂製突部4を被覆して、前記再配線層6a及び前記半田バンプ11に接続された導電層60とを有している。樹脂製突部4に形成された前記導電層60は、再配線層6aと半田バンプ11との間を電気的に接続する機能を果たす。このポスト7は、具体的には、円錐台状の樹脂製突部4に導電層60を被覆形成したものであり、樹脂製突部4の外形に沿った円錐台状の外形を有する。ポスト7の頂部7aとは、樹脂製突部4の頂部4aの上面4b上に導電層60が形成された部分である。図3では、樹脂製突部4全体を導電層60で覆った形状のポスト7を例示したが、本発明に係るポストはこれに限定されず、例えば樹脂製突部4の部分的に導電層が被覆形成されている構成も採用可能である。但し、ポストに形成される導電層は、半田バンプ1

1と再配線層6aとの間を電氣的に接続するべく、樹脂製突部の頂部4aと側面4cの少なくとも一部を含む領域に形成される。

【0012】封止樹脂層8はポスト7の頂部7a上面を除くほぼ全体を埋没させるようにしてウェハ1上に形成されている。この半導体パッケージ20では、封止樹脂層8がポスト7の側面をも含んでウェハ1上を封止するため、ウェハ1上の配線(再配線層6a、導電層60等)全体が確実に保護されるといった利点がある。また、この封止樹脂層8にはポスト7を取り囲む円形の溝が凹部10(以下、「溝10」と称する場合がある)として形成されており、封止樹脂層8の前記溝10の内側に仕切られた部分(以下、この部分に一体化されているポスト7も含む部分を「変形部13」と称する場合がある)の変形が封止樹脂層8の他の部分に比べて容易になっている。ポスト7も樹脂製突部4を主体として変形可能に形成されており、回路基板をポスト7に接続した際にウェハ1の上面1aに沿った方向に作用する応力に対して、溝10の内側にてポスト7を含む変形部13が変形して、この応力を分散、吸収できるようになっている。

【0013】次に、半導体パッケージ20の製造方法の一例を図面を参照して具体的に説明する。図4(a)~(c)、図5(a)~(c)は、本発明に係る半導体パッケージ20の製造方法を工程順に示す断面図である。

【0014】まず、図4(a)に示すように、集積回路(図示せず)及びその電極、例えば、電極2が設けられたSiウェハ1の全面(上面1aの全面。以下もウェハ1の「全面」とは、上面1a全面のことを指す)にSiNなどのパッシベーション膜9を直接形成したものを準備し、このパッシベーション膜9の電極2に整合する位置に開口部を形成し、電極2を露出させる。

【0015】次に、図4(b)に示すように、電極2に整合する位置に開口部3aを有する樹脂製の絶縁層3を形成する。絶縁層3は、例えばポリイミド、エポキシ樹脂又はシリコン樹脂等からなり、その厚さは、例えば5~50μm程度である。また、絶縁層3は、例えば回転塗布法、印刷法、ラミネート法等により形成することができる。開口部3aは、例えば、樹脂層3を構成するポリイミド等の膜をウェハ1全面に成膜した後に、フォトリソグラフィ技術を利用してパターンニングすることにより形成できる。

【0016】次に、図4(c)に示すように、ウェハ1上において電極とは離れた位置に、絶縁層3上に樹脂からなる樹脂製突部4を形成する。この樹脂製突部4は、絶縁層3上に隆起した突起状であり、断面が台形状あるいは半円状等の、絶縁層3からの突出寸法が最も大きい部分である頂部4aを中央部に有する形状に形成されるものであり、ここでは円錐の頂部付近を除いて平坦な上面4bを形成した形状(円錐台状)である。樹脂製突部

4は、例えばポリイミド、エポキシ樹脂、シリコン樹脂等からなり、その厚さは、例えば25~100μm程度である。また、樹脂製突部4は前述のポリイミド等の樹脂を用いた、回転塗布法(スピンコート)、印刷法、ラミネート法等により形成することができる。

【0017】次に、図5(a)に示すように、電解めっき用の薄いシード層5をウェハ1の全面又は必要領域(後述の導電層を形成する領域)に形成する。このシード層5は、例えばスパッタ法により形成されたCu層及びCr層の積層体又はCu層及びTi層の積層体等である。また、無電解Cuめっき層であっても良く、蒸着法、塗布法又は化学気相成長(CVD)法等により形成された金属薄膜層であってもよく、これらを組み合わせても良い。

【0018】次に、前記シード層5上にレジスト膜(図示略)を形成し、図5(b)に示すように、このレジスト膜をマスクとして露出したシード層5上に、めっき(電解めっき)、スパッタ、蒸着等により導電層6である金属層を形成する。レジスト膜には、導電層6の形成位置に整合する開口部が、フォトリソグラフィ技術により形成される。また、レジスト膜は、例えばフィルムレジストをラミネートする方法、液体レジストを回転塗布する方法等により形成することができる。絶縁層3上に形成される再配線層6a(図1等参照)や、樹脂製突部4に被覆、形成される導電層60(図1等参照)は、この工程により形成された導電層6の一部分である。導電層6である金属層としては、樹脂製突部4に対する被覆膜厚の安定や、被着性、膜強度等の点では、めっきにより形成されたCuめっき層等が適切であるが、これに限定されず、Cu以外の金属のめっきにより形成した金属めっき層、スパッタ、蒸着等により形成された各種金属層であっても良い。この工程により、Siウェハ1上に導電層6からなる回路パターンが形成される。導電層6の厚さは、例えば5~50μm程度である。その後、導電層6上に、例えばNiめっき層及びAuめっき層(いずれも図示略)を形成して、後の工程で形成する半田バンプの濡れ性の向上を図ることも可能である。導電層6の形成後、レジスト膜を除去し、ウェハ1面上に露出している不要なシード層5をエッチング等により除去して導電層6以外の部分に絶縁層3を露出させる。

【0019】目的形状の導電層60の形成が完了することで、目的形状のポスト7がウェハ1上に形成される。形成されたポスト7は、図5(c)等に示すように、例えば、高さ(ウェハ上面1aからの突出寸法)が30μm程度の円錐台状の樹脂製突部4の頂部4aのほぼ全体と、側面4aの一部とを覆うようにして、シード層5と厚さ20μm程度の導電層が形成され、全体として高さが50μm程度の突起状に形成される。シード層5及びウェハ1上に形成した導電層6は、半田バンプ11と電極2との間を接続する機能を果たす。

【0020】次に、図1に示すように、厚さ10～150 μ m程度の表面保護用の封止樹脂層8を、少なくともポスト7の頂部7a上面を除いてポスト7のほぼ全体を埋設するようにしてウェハ1上に形成する。ポスト7近傍に溝を有する封止樹脂層8を形成する工程としては、例えば以下の(a)～(c)などが採用可能である。

(a) 感光性ポリイミド樹脂等の感光性樹脂をスクリーン印刷によりウェハ1上に塗布、硬化して樹脂層を形成した後、フォトリソグラフィ技術により溝のパターンを形成する。

(b) 封止樹脂をスピンコートによりウェハ1上に塗布、硬化して樹脂層を形成した後、レーザ加工で溝を形成する。

(c) 封止樹脂をカーテンコートによりウェハ1上に塗布、硬化して樹脂層を形成した後、レジストによって溝の形成位置に開口部を有するパターンを樹脂層上に形成し、前記レジストの開口部に露出する樹脂層をウェットエッチングにより除去して、溝を形成する。

なお、封止樹脂層8を形成する樹脂としては、感光性樹脂としては前述の感光性ポリイミド等が採用され、感光性を有していないものとしては、ポリイミド樹脂、エポキシ樹脂、シリコン樹脂等が好適に用いられる。

【0021】封止樹脂層を形成したら、次に、ポスト7上に半田バンプ11を形成する。この半田バンプ11の形成方法としては、めっき法、印刷法、メタルジェット法、半田ボールの載置等が挙げられる。ここで、半田バンプ11と樹脂製突部4の中心同士が、平面視(ウェハ1上から見た方向)で一致していることが、応力分散の点で好ましい。具体的には、平面視で円形の半田バンプ11と、円形の樹脂製突部4の中心位置とが一致することが好ましい。

【0022】なお、前述の半導体パッケージ20の製造方法は、封止樹脂層8に形成する溝の形状、数等に幅広く対応して(例えば図6の溝10b、図7の溝10a等)適用可能である。(a)～(c)の封止樹脂層8の形成工程において封止樹脂層8に形成する溝形状、形成数等に対応するには、前述の(a)の工程ではフォトリソグラフィ技術により形成される溝パターン、(b)の工程ではレーザ加工により形成する溝形状、形成数、

(c)の工程ではウェットエッチング用のレジストのパターンを、形成する目的の溝に適合させれば良い。また、例えば図9に例示するように、封止樹脂層に形成する凹部としては溝以外に孔も採用可能であり、凹部として孔を形成する場合は、(a)～(c)の封止樹脂層8の形成工程において「溝」に代えて「孔」を形成すれば良く、(a)の工程のフォトリソグラフィ技術により形成される孔のパターン、(b)の工程のレーザ加工により形成する孔形状、形成数、(c)の工程のウェットエッチング用のレジストのパターンを、形成する目的の孔に適合させれば良い。

10

20

30

40

50

【0023】前記半導体パッケージ20では、ポスト7を取り囲むように封止樹脂層8に形成された溝10の内側の変形部13が、ポスト7に回路基板を接続した際に作用する応力によって変形でき、この変形部13に一体化されているポスト7の変形を拘束しないようになっている。このため、回路基板等に対する接続、実装時に生じた応力を、ポスト7の変形により効果的に分散、吸収でき、ウェハ1に与える歪みを緩和できる。また、ウェハ1上に形成した非常に厚い導電層によってポストを形成して応力分散する場合に比べて、短時間でポスト7を形成できることから、半導体パッケージの製造能率の向上、低コスト化を実現できる。また、ポスト7の高さは、樹脂製突部4の高さによって簡単に調整できるといった利点もある。この半導体パッケージ20では、変形可能な変形部13によってポスト7の変形が拘束されない反面、ウェハ1上に形成された封止樹脂層8によってポスト7の側面の導電層60を含めてウェハ1上の配線(導電層6)全体を確実に封止、保護できるため、これら配線の断線等をより確実に防止でき、信頼性が向上するといった利点もある。

【0024】(溝形状の別態様)封止樹脂層8に形成する溝としては、各種構成が採用可能である。図1、図2に例示した溝10は、深さ(封止樹脂層上面からのウェハ1側への切り込み深さ)が一定でポスト7と同心円状に形成されているが、例えば、ポスト7を取り囲む平面視多角形状や楕円状等の形状であっても良い。また、例えば図6に示す平面視円弧状や、直線状、「く」字状等であっても良い。但し、溝は、ウェハ1やウェハ1上の再配線層6aを露出させない深さで形成する。図7に示す凹部としての溝10aは、平面視形状が図2と同じであるが、深さが一定ではなく、再配線層6aが存在する位置では浅く、再配線層6aが存在しない位置では深く形成されており、ウェハ1や再配線層6aを露出させない。溝10aの深い部分は絶縁層3に達しているが、ウェハ1を露出させない深さになっている。

【0025】(変形容易な方向性の付与)ポスト7の近傍にて封止樹脂層8に形成する溝の形状や形成位置、本数等によって、ポスト7に変形容易な方向性を与えることができる。この変形容易な方向性は、回路基板の接続時等にポスト7に作用することが予想される応力の方向にほぼ一致させる。これにより、ポスト7に作用する応力を効果的に分散、吸収して、半田バンプの剥離、抵抗値の増大等の不都合の防止、接続状態の安定等を実現できる。つまり、溝の形成によって封止樹脂層8によるポスト7の変形拘束力が弱められるため、溝が存在する方向へのポスト7の変形が溝が存在しない方向に比べて容易になり、ポスト7に変形容易な方向性が与えられる。また、溝の形状、形成位置(ポスト7からの離間距離等)、本数によっても、封止樹脂層8によるポスト7の変形拘束力を調整できるから、これにより、ポスト7に

変形容易な方向性を与えることができる。

【0026】図6は、封止樹脂層8に凹部としての複数本の円弧状の溝10bをポスト7を介して対向する平面視両側の位置に形成した例を示す。この例では、ポスト7の一方の側に溝10bを1本形成し、ポスト7の他方の側にポスト7からの距離を変えて2本の溝10bを接近させて形成している。各溝10bは、いずれもポスト7の側面に沿った平面視円弧状になっている。この例では、溝10bが形成されている両側では封止樹脂層8によるポスト7の変形拘束力が溝10bによって弱くなっているため、溝10bが形成されていない方向に比べて溝10bが形成されている側へのポスト7の変形が容易であり、ポスト7に変形容易な方向性が与えられている。また、溝10bが2本形成されている側では、ポスト7を介した逆側に比べて封止樹脂層8によるポスト7の変形拘束力が弱くなっているため、この方向（溝10bが2本形成されている側）へのポスト7の変形は逆側に比べてさらに容易であり、この方向とほぼ一致する方向の応力の分散、吸収性能を特に有効に発揮する。

【0027】（ウェハ上の複数のポストによる応力吸収）図8は、ウェハ（図示略）上にポスト7が複数設けられた半導体パッケージ30を示す平面図である。ウェハ上のほぼ全体にわたって形成されている封止樹脂層8によって、各ポスト7の頂部7a上面を除くほぼ全体を埋設している構成は、図1等に例示した半導体パッケージと同様である。図8において、平面視ウェハの中央部に位置するポスト7（図8中、符号71を付した）は、該ポスト71の周囲にほぼ均等になるようにしてその近傍の封止樹脂層8に形成された凹部10c（ここでは溝。以下、「溝10c」と称する場合がある）によって、いずれの方向にもほぼ均等に変形容易になっている。中央部のポスト71の周囲に存在する各ポスト7（図8中、符号72を付した）には、各ポスト72の近傍の封止樹脂層8に形成された凹部10c（ここでは溝。以下「溝10c」）によって、中央部のポスト71へ向かう方向及びその逆方向へ変形容易な方向性が与えられている。具体的には、各ポスト72の周囲の封止樹脂層8には、該ポスト72と中央部のポスト71とを通る直線上にて該ポスト72を介して対向する両側に溝10cが形成されているため、各ポスト72は溝10cの存在する側、つまり、中央部のポスト71へ向かう方向とその逆方向とに変形容易になっている。したがって、この半導体パッケージ30では、ウェハ上に形成された各ポスト7（71、72）に回路基板等を接続した際に、各ポスト7（71、72）が形成された領域（ここでは図8に示すウェハ上面全体）の中央部から周囲へ向かって放射状に作用する応力を、中央部のポスト71の周囲の複数のポスト72の変形によって効果的に分散、吸収することができ、半田バンプの剥離、抵抗値の増大等をより確実に防止でき、信頼性を向上できる。また、

ポスト72が、変形容易な方向以外には変形しにくいことで、ウェハ上の特定のポスト7に応力が集中するといった不都合も防止できるといった利点がある。

【0028】本発明に係る半導体パッケージは、ウェハ1上の導電層6（再配線層6a）に積層回路を形成することで、これ自体で半導体装置を構成することができる。また、この半導体パッケージは、半田バンプを回路基板に接続して、例えば電子装置に組み込まれる。電子装置とは、前記回路基板と周辺機器を組み合わせたものであり、例えば、モバイルホンやパーソナルコンピュータ等である。

【0029】なお、本発明は、前記実施の形態に限定されず、各種変更が可能である。ポスト近傍の封止樹脂層に形成される凹部としては、前述の実施の形態に例示した溝10、10a～10cに限定されず、孔等であってもよい。例えば、図9に示すように、図6の溝10bの形成位置に、溝10bに代えて複数の孔14を形成した構成等が採用可能である。図9では、複数の孔14を一系列に配列した円弧状の孔列を複数本形成した構成になっているが、これに限定されず、例えば、ポスト近傍の封止樹脂層に、凹部としての多数の小孔が高密度に分散配置されている領域が平面視線状、リング状、円弧状等に形成された構成等も採用可能である。

【0030】変形容易な方向性を与えたポストのウェハ上の配置は、ウェハ上での複数のポストが分散配置される領域（以下「ポスト配置領域」と称する場合がある）の中央部から放射状の向きに作用する応力に対応して、変形容易な方向を前記応力の方向にほぼ一致させたポストを前記ポスト配置領域の中央部の周囲に分散配置することに限定されず、要は、予想される応力の作用方向に対応して、ポストの変形による応力の吸収に有利になっていけば良い。例えば、回路基板との接続時にポスト配置領域全体に、ウェハ上面に沿った特定方向への応力（外部からの押圧力等に対する応力等）の作用が予想される場合には、ウェハ上の全てのポストについて、その変形容易な方向性を前記回路基板に作用する応力の方向にほぼ一致させるようにしても良い。

【0031】ウェハ上に形成するポストを形成する樹脂製突部は、円錐台状のものに限定されず、円柱状、角錐台状等、各種形状が採用可能である。前記実施の形態では、ポスト7上の半田バンプ11と電極2とは、ウェハ1上に形成された導電層6（樹脂製突部4上に被覆、形成される導電層を含む）によって接続されているが、回路基板に接続されるウェハ全体の応力分布をウェハ面上にて均等とするために、樹脂製突部に被覆形成された導電層がウェハ上の再配線層と接続されていないポストをウェハ上に1以上形成しても良い。この場合のポストも封止樹脂層によって頂部上面を除く部分が封止される場合には、その近傍の封止樹脂層に形成した溝や孔等の凹部によって、変形による応力吸収性能が充分に得られる

ようにすることが好ましい。

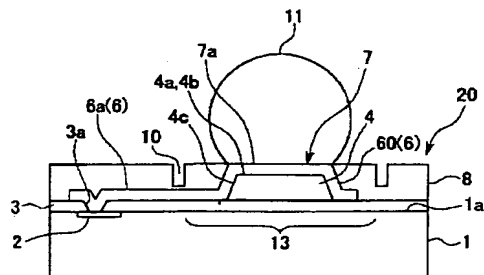
【0 0 3 2】

【発明の効果】以上説明したように、本発明の半導体パッケージによれば、回路基板等が接続されるポストが、樹脂製突部に導電層を形成したものであり、しかも、このポストの側面を封止する封止樹脂層にはポスト近傍に溝や孔等である凹部が形成されており、回路基板との接続時にポストに発生した応力をポストの変形（圧縮変形、曲げ）によって分散、吸収できるようになっている。これにより、ポストに係る半田バンプの剥離や抵抗値の増大等の不都合を防止できるといった優れた効果を奏する。そして、この半導体パッケージでは、前記凹部の形状、ポストに対する形成位置等によって、前記ポストに変形容易な方向性を与えることができ（請求項２）、このポストの変形容易な方向を、該ポストに対する回路基板等の接続時にポストに作用する（作用すると予想される）応力の方向とほぼ一致させておくことで、ポストの変形によって、前記応力の分散、吸収をより効果的に行える。

【0033】前記ウェハ上に、変形容易な方向性が与えられた前記ポストを複数設け、これらポストの変形容易な方向を、各ポストに予想される応力の作用方向にほぼ一致させた（請求項3）ことで、ウェハ上の各ポストと回路基板等との接続時にポストに作用する応力の吸収を一層効率良く行うことができる。また、前記ウェハ上に複数突設された前記ポスト変形が容易な方向が、これらポストが突設された領域の中央部から放射状の向きにほぼ一致されていると（請求項4）、ウェハと回路基板との間の熱膨張率の違い等に起因して、ポストが複数突設されている前記領域の中央部から放射状に作用する傾向がある応力を、効率良く吸収できる。

【0034】また、本発明によれば、回路基板等の接続時に発生する応力の吸収用の緩衝部材を設けたり、ポストを大型化する必要が無くなるから、半導体パッケージの小型化、低コスト化が可能であり、この半導体パッケージのウェハに積層回路が形成されている半導体装置、この半導体パッケージの半田バンプに回路基板を接続した電子装置も、小型化、低コスト化できる。

【图 1】



【図面の簡単な説明】

【図１】 本発明の１実施の形態の半導体パッケージを示す断面図である。

【図2】 図1の半導体パッケージのポスト付近を拡大して示す平面図である（但し、半田バンプを仮想線で示した）。

【図3】 図1の半導体パッケージのポストを封止樹脂層を省いて示した斜視図である。

【図4】 (a)～(c)は図1の半導体パッケージの製造方法を工程順に示す断面図である。

【図5】 (a)～(c)は図1の半導体パッケージの製造方法の図4以降の工程を工程順に示す断面図である。

【図6】 本発明に係る半導体パッケージの封止樹脂層に形成される凹部として円弧状の溝を複数本形成した例を示す平面図である。

【図7】 本発明に係る半導体パッケージの封止樹脂層に形成される凹部としての溝の一例を示す断面図であって、溝の深さが一定ではない場合を示す。

20 【図8】 ウェハ上に複数のポストを形成した例を示す平面図である。

【図 9】 本発明に係る半導体パッケージの封止樹脂層に形成される凹部としての孔の一例を示す平面図である。

【図 10】 従来例の CSP を示す断面図である。

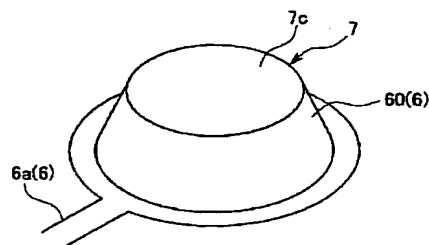
【図11】 (a)～(e)は、図12のCSPの製造方法を工程順に示す断面図である。

【図 12】 発明が解決しようとする課題を示す図であ
って、ウェハ上に複数形成されたポストに対する回路基
30 板の接続時に作用する応力の方向を示す平面図である。

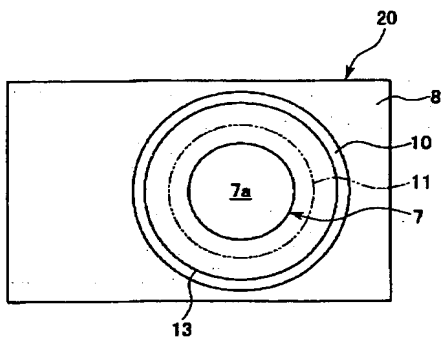
【符号の説明】

1…ウェハ（Siウェハ）、2…電極（Alパッド）、
3…絶縁層、3a…開口部、4…樹脂製突部、4a…頂
部、6a…再配線層、7、71、72…ポスト、7a…
頂部、8…封止樹脂層、10、10a～10c…凹部
（溝）、11…半田バンプ、14…凹部（孔）、20、
30…半導体パッケージ、60…導電層。

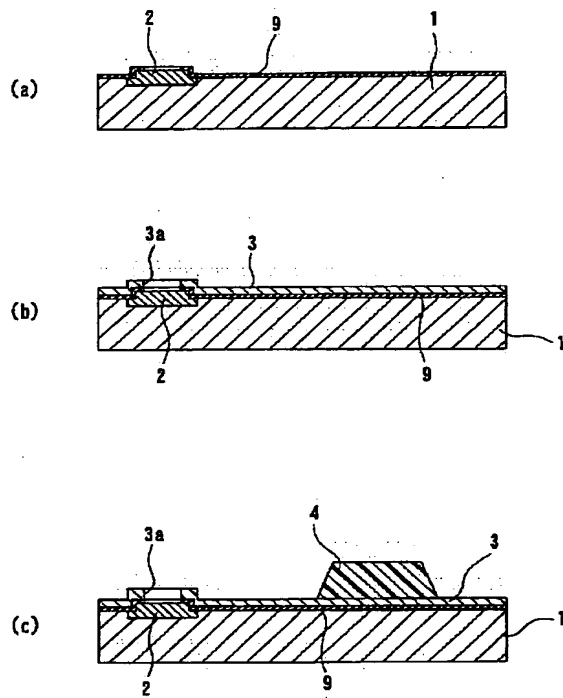
【图 3】



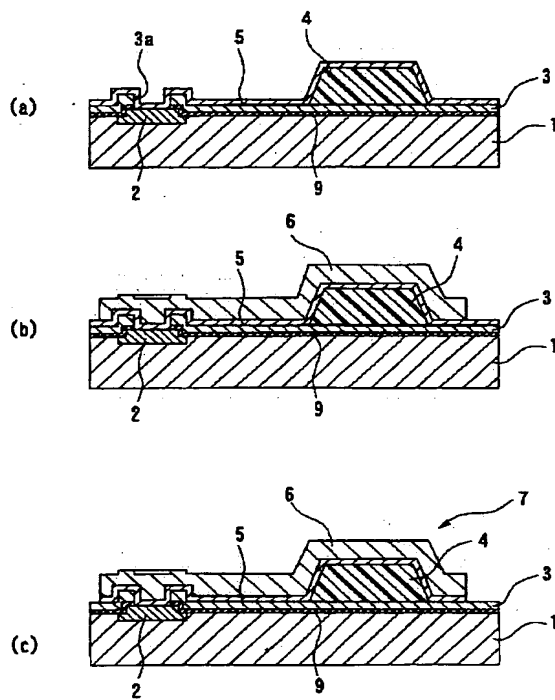
【図 2】



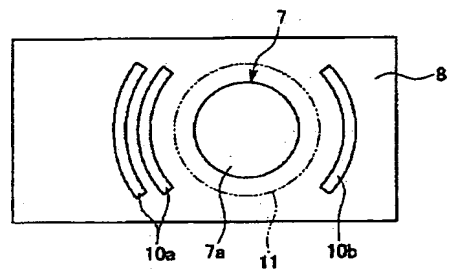
【図 4】



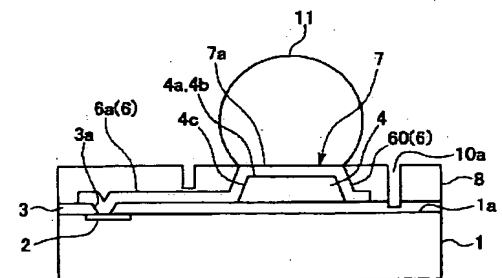
【図 5】



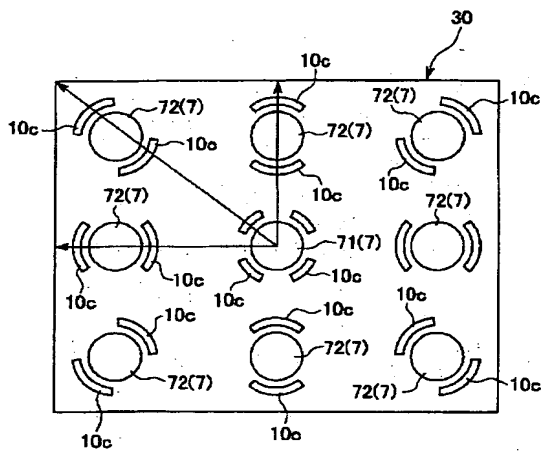
【図 6】



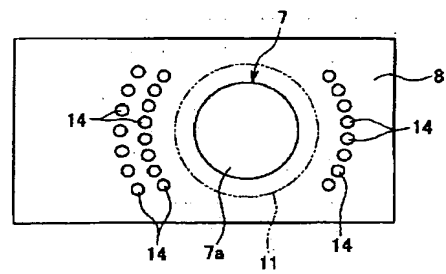
【図 7】



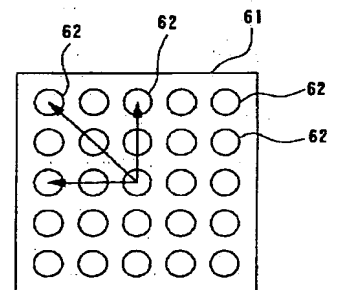
【図8】



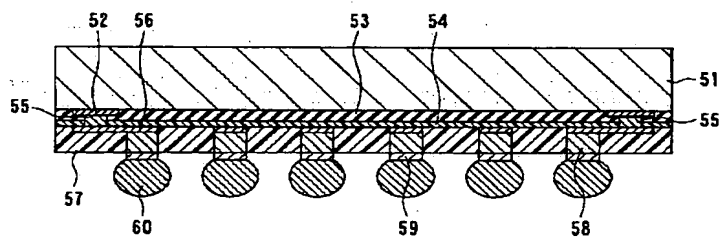
【図9】



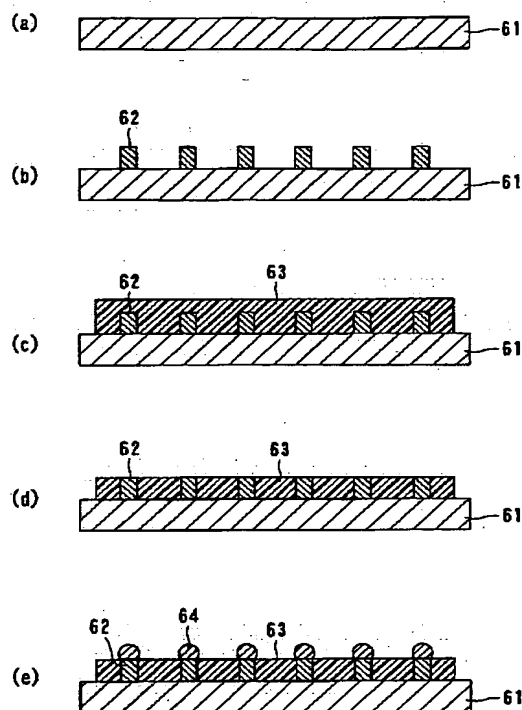
【図12】



【図10】



【図11】



フロントページの続き

(51) Int. Cl. 7

識別記号

F I
H 0 1 L 21/88

テ-マコ-ト* (参考)

T

(72) 発明者 鈴木 孝直
 千葉県佐倉市六崎1440番地 株式会社フジ
 クラ佐倉事業所内

(72) 発明者 伊藤 俊彦
 千葉県佐倉市六崎1440番地 株式会社フジ
 クラ佐倉事業所内

(72) 発明者 定方 伸行
 千葉県佐倉市六崎1440番地 株式会社フジ
 クラ佐倉事業所内

F タ-ム (参考) 4M109 AA01 BA07 CA10 DA08 EA07
 5F033 HH07 HH11 HH13 HH17 HH18
 JJ01 JJ11 JJ17 KK08 MM05
 NN06 PP06 PP15 PP19 PP27
 PP28 QQ09 RR21 RR22 RR23
 RR27 SS21 VV00 VV07
 5F061 AA01 BA07 CA10 CB13